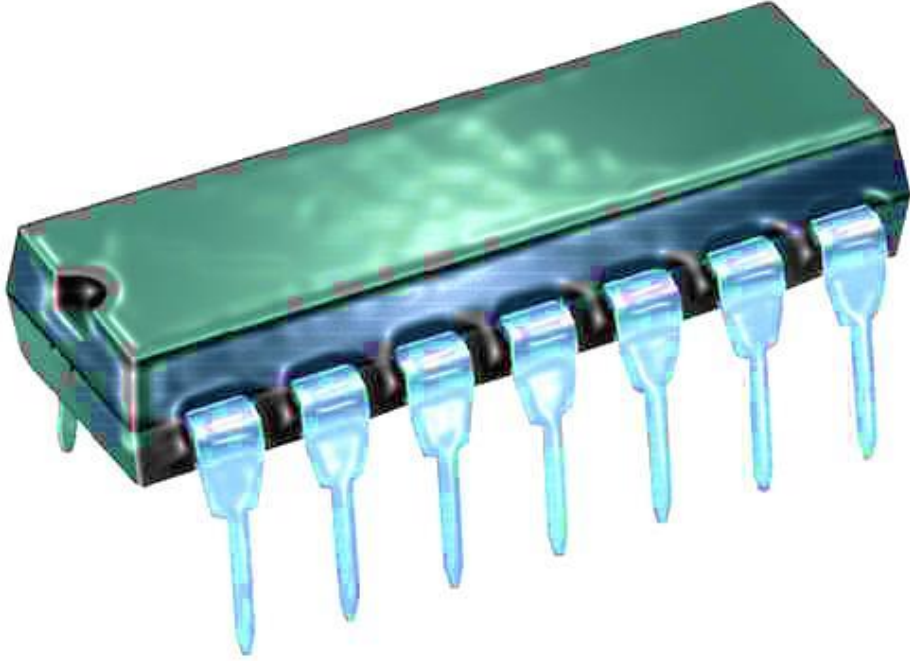


**NECMETTİN ERBAKAN ÜNİVERSİTESİ
MÜHENDİSLİK MİMARLIK FAKÜLTESİ
ELEKTRİK-ELEKTRONİK MÜHENDİSLİĞİ BÖLÜMÜ**

**SAYISAL ELEKTRONİK LABORATUVARI
DENEY FÖYÜ**



LABORATUVARDA UYULMASI GEREKEN KURALLAR

- ✚ Laboratuvara kesinlikle YİYECEK VE İÇECEK getirilmemelidir.
- ✚ Laboratuvara öğretim elemanı gelmeden kesinlikle girilmemelidir.
- ✚ Laboratuvara ait cihazlar, öğretim elemanının izni olmadan kesinlikle kullanılmamalıdır.
- ✚ Laboratuvar sorumlusu araştırma görevlilerinin bilgi ve denetimleri dışında herhangi bir nedenle hasar verdiğiniz tüm araç gerecin onarım ya da yerine konma bedeli tarafınızdan karşılanacaktır.
- ✚ Deney boyunca etrafı rahatsız edecek şekilde yüksek sesle konuşmak, şakalaşmak, başka grupların çalışmalarını engellemek, izin almadan laboratuvarı terk etmek, malzeme değiştirmek ve laboratuvarda dolaşmak kesinlikle yasaktır.
- ✚ Deneyler esnasında birbirinize soru sormanız veya yardım etmeye çalışmanız laboratuvar düzenini bozmanın yansımasıdır sizlerin de zaman kaybetmesine neden oluyor. Birbirinize soru sormak yerine lütfen asistan hocalarımıza soru sorun. Soru sormadan önce aşağıdaki adımları takip edin. Örneğin;
 1. *Devrenizde bir temassızlık veya kopukluk var mı?*
 2. *Tüm fişler takılı mı? İlgili cihazın kalibrasyonu yapılmış mı?*
 3. *Ölçüm yapamıyorsanız multimetrenizin problemleri doğru yerde mi?*
 4. *Devrenizi kurarken doğru devre elemanlarını kullandınız mı?*
- ✚ Ders bitiminde kullanılan araç gereci düzenli şekilde bırakarak laboratuvardan ayrılıңыз.
- ✚ Laboratuvarı terk ederken arkanızda boş şişe, kâğıt, deney atığı vb. gibi çöpler bırakmayın ve çalışma alanınızı bir sonraki kullanım için temiz ve düzenli bırakınız.

LABORATUVAR KAZALARINA KARŞI

DİKKATLİ VE TEDBİRLİ OLUN!!!

SAYISAL ELEKTRONİK DENEY-1

Elektronik devrelerde sık sık karşımıza çıkan lojik kapılar, daha çok Boolean fonksiyonlarını yerine getirirler ve böylece birden fazla olan sinyal girişinden tek bir sinyal çıkışı elde ederler. Dijital elektronik denildiğinde akıllara genellikle lojik devreler veya diğer bir adıyla lojik kapılar gelir. Entegre olarak üretilen bu tip devreler, transistör ve diyot gibi temel elektronik elemanlar aracılığıyla elde edilirler. FET, MOSFET ve CMOS elemanları da lojik devreler ile alakalı olarak gelişmiştir. Mantıksal kapı olarak da bilinen bu devreler belirli bir Boolean Cebiri çerçevesinde girişten alınan veriler ile uygun, mantıksal sonuçlar üretirler. İşte bu yüzden de sayısal elektronik sistemlerin en vazgeçilmez elemanları olarak bilinirler.

Temel kapı devreleri 3 çeşittir:

- ❖ VE (AND)
- ❖ VEYA (OR)
- ❖ DEĞİL (NOT)

Ancak bunlara ek olarak ve bu 3 temel devreden türemiş kapı devreleri de mevcuttur:

- ❖ VEDEĞİL (NAND)
- ❖ VEYADEĞİL (NOR)
- ❖ ÖZELVEYA (XOR)
- ❖ ÖZELVEYADEĞİL (XNOR)

DENEYİN YAPILIŞI:

1- Aşağıdaki doğruluk tablosunu doldurunuz.

2- Her bir çıkış devresini deney seti üzerinde kurunuz ve çıkışları gözlemleyiniz.

INPUT		OUTPUT						
A	B	AND	OR	NOT	NAND	NOR	XOR	XNOR
0	0							
0	1							
1	0							
1	1							

Tablo-1

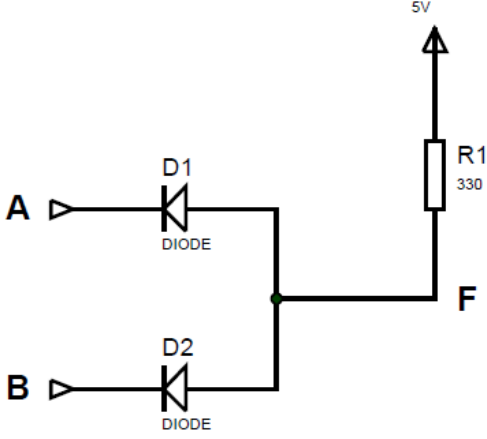
3- $F=AB+B'C$ lojik ifadesini gerçekleştirecek devreyi lojik kapılarla deney seti üzerinde oluşturunuz.

4- $F=AB'C+A'BC+BC'+ABC$ ifadesini Boolean kurallarını kullanarak sadeleştirdikten sonra lojik kapılarla deney seti üzerinde oluşturunuz.

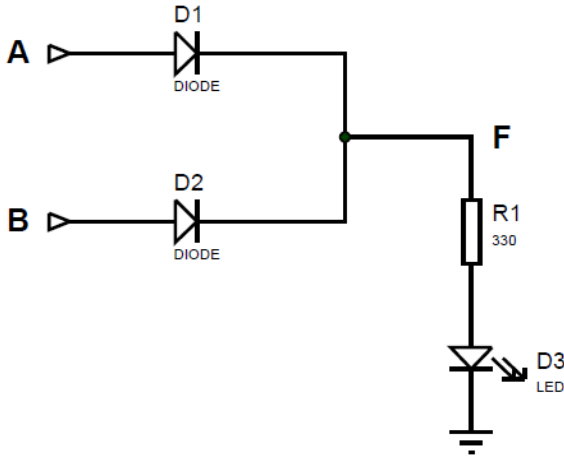
SAYISAL ELEKTRONİK DENEY-2

DENEYİN YAPILIŞI:

1- Şekildeki her iki devreyi sırasıyla board üzerinde kurduktan sonra deney seti yardımıyla A ve B noktalarından lojik girişleri uygulayınız. Girişteki bitlerin hangi durumlarında çıkış aktif hale gelmekte olduğunu ve bu devrelerin hangi kapı mantığıyla çalıştığını açıklayınız.

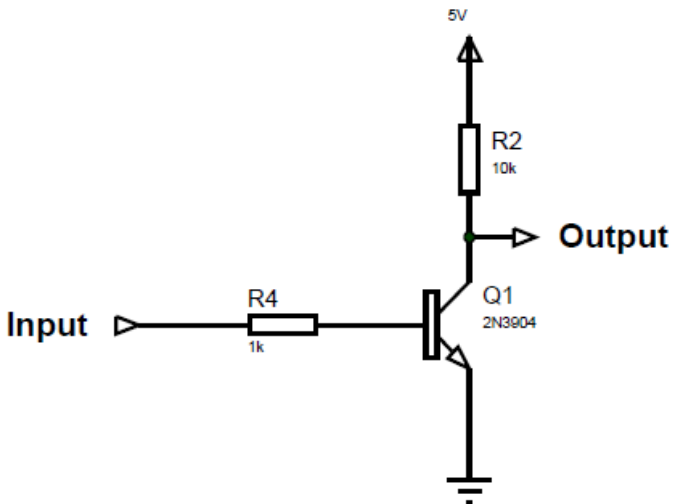


A	B	F
0	0	
0	1	
1	0	
1	1	



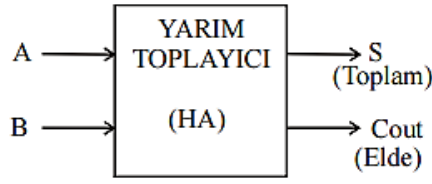
A	B	F
0	0	
0	1	
1	0	
1	1	

2- Alttaki şekilde verilen devreyi kâğıt üzerinde analiz ederek girişlerine 1 ve 0 bitlerinin uygulanmasına göre çıkış durumlarını inceleyiniz. Bu devrenin hangi kapı mantığıyla çalıştığını açıklayınız.



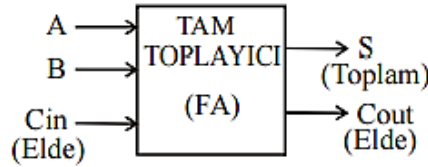
SAYISAL ELEKTRONİK DENEY-3

Toplama devrelerinin en temel elemanı, yarım toplayıcıdır. Bu devre, ikilik tabanında verilen iki tek bitlik sayıyı toplamaktadır. Bir yarım toplayıcının birer bitlik iki veri girişi için iki giriş, toplam ve oluşan eldenin gösterimi için iki tane çıkışı vardır.



Şekil-1

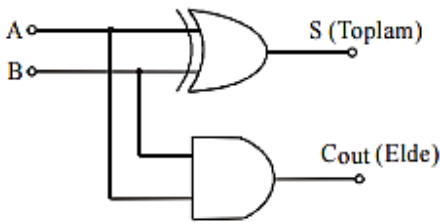
Tam toplayıcı iki adet yarım toplayıcının bir OR kapısı ile birleşimi neticesinde elde edilir. Üç bitlik verilerin toplanması işlemini gerçekleştiren devrelerdir. Devrenin toplama işlemi için üç giriş, sonucun gösterimi için iki tane çıkışı vardır. Girişlerden ikisi toplama işleminin yapılacağı iki veriyi gösterirken; diğer giriş düşük değerlikli basamaktan oluşan elde girişi içindir.



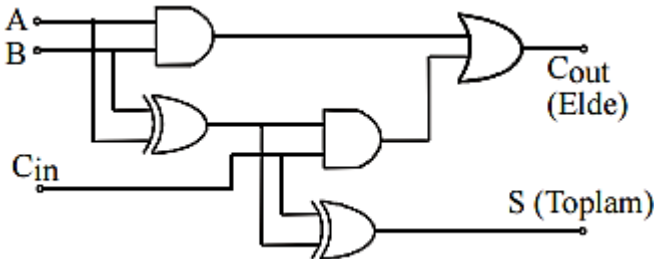
Şekil-2

DENEYİN YAPILIŞI:

1- Şekildeki yarım toplayıcı devresinin doğruluk tablosunu oluşturduktan sonra deney seti üzerinde devreyi kurup, S ve Cout çıkışlarını kırmızı ledlere bağlayınız. Giriş bitlerinin alacağı değerlere göre çıkışın nasıl değiştiğini yorumlayınız. Bütün girişleri uygulayıp çıkışı gözlemleyerek doğruluk tablosunu sağlayınız.



2- Şekildeki tam toplayıcı devresinin doğruluk tablosunu oluşturduktan sonra deney seti üzerinde devreyi kurunuz ve yarım toplayıcı devresinde yaptığınız adımları tekrar ediniz. Bütün girişleri uygulayıp çıkışı gözlemleyerek doğruluk tablosunu sağlayınız.

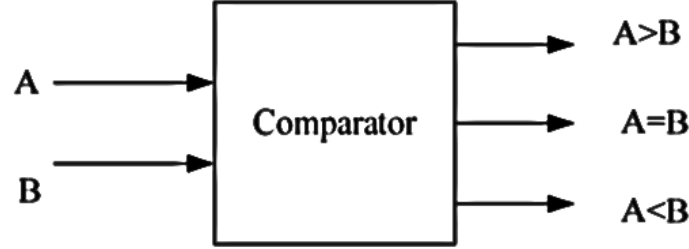


3- İki tek bitlik bir yarım çıkarıcı devresini tasarlayıp deney seti üzerinde kurarak sonuçları test ediniz.

SAYISAL ELEKTRONİK DENEY-4

Yarım karşılaştırıcı devresi; girişine uygulanan bir bitlik iki sayının, sadece birbirine eşit olup olmadığını belirler. 2 girişi 2 çıkışı olan bir devredir. Çıkışlardan biri "eşit" çıkışı diğeri "eşit değil" çıkışıdır. Sayılardan hangisinin büyük olduğunu belirlemez.

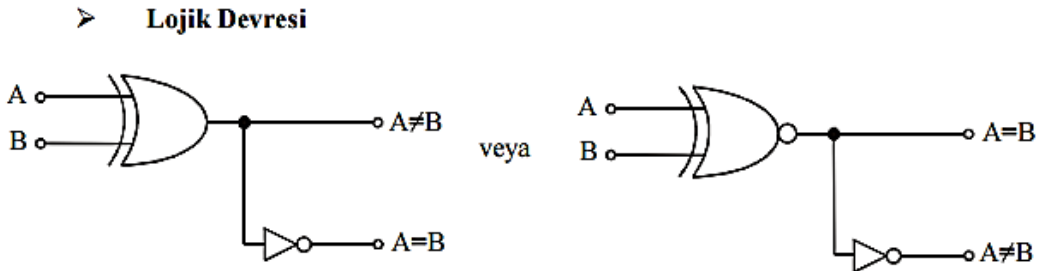
Tam karşılaştırıcı devresi; giriş uçlarına uygulanan bir bitlik iki sayıyı karşılaştırır ve sayıların eşit olup olmadığını, eğer sayılar eşit değilse hangisinin büyük olduğunu belirler. Çıkışlar " $A < B$ ", " $A = B$ " ve " $A > B$ " şeklinde isimlendirilmektedir. Hangi sonuç oluşmuşsa o çıkış aktif (lojik 1), diğerleri pasif (lojik 0) olur.



1-Bit Karşılaştırıcı

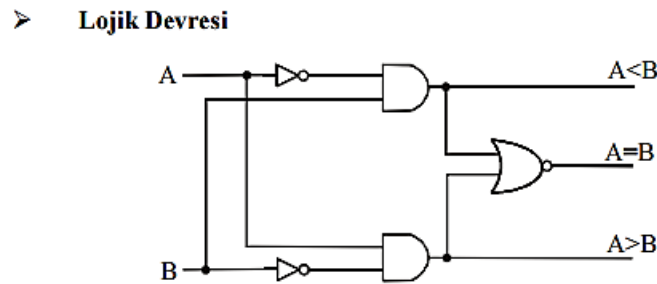
DENEYİN YAPILIŞI:

1- Girişine uygulanan bir bitlik iki sayıyı karşılaştıran (yarım karşılaştırıcı), girişlerin aynı ve farklı olması durumlarına göre çıkış bitini aktif yapan bir devreyi deney seti üzerinde kurunuz. Kurduğunuz devrenin çıkış fonksiyonunu ve doğruluk tablosunu oluşturunuz.



Yarım karşılaştırıcı lojik devresi

2- Girişine uygulanan birer bitlik iki sayıyı karşılaştıran (tam karşılaştırıcı) sayıların eşit olup olmadığını, eğer sayılar eşit değilse hangisinin büyük olduğunu gösteren bir devre tasarlayarak deney seti üzerinde kurunuz. Kurduğunuz devrenin çıkış fonksiyonunu ve doğruluk tablosunu oluşturunuz.

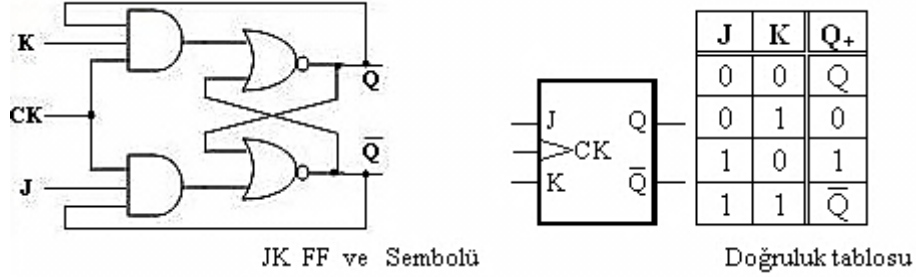


Tam karşılaştırıcı lojik devresi

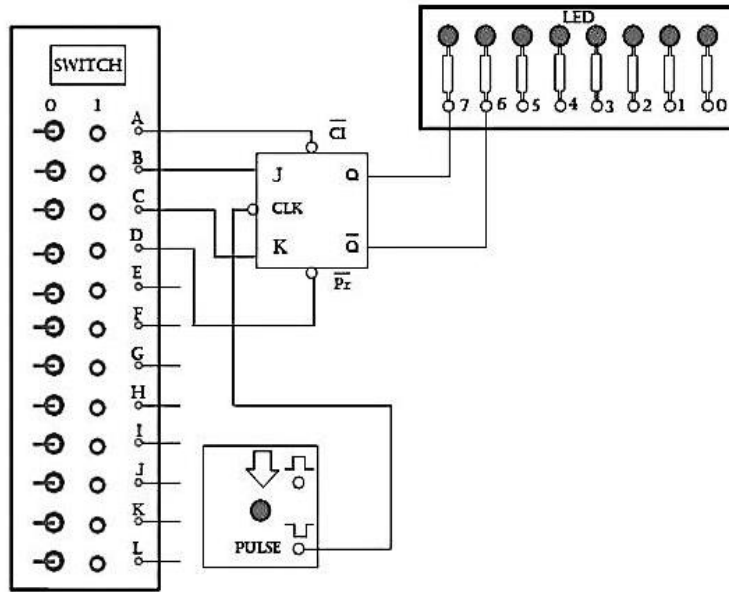
3- Birer bitlik a,b,c sayılarını çarpan lojik devreyi tasarlayınız.

SAYISAL ELEKTRONİK DENEY-5

JK FF en yaygın kullanılan FF'dur ve çok çeşitli uygulama yerleri vardır. JK FF esas olarak R ve S girişleri kapılanmış ve çıkışları çapraz bağlanmış saatli RS FF'dur. JK FF zaman uyumludur ancak zaman uyumsuz denetim girişleri de (Preset ve Clear) kullanılabilir ama bunlar çalışmalarda yasak durum veya belirsiz şartlara neden olabilir. Kenar tetiklemeli JK FF, kenar tetiklemeli D tipi FF'a benzemektedir. JK FF'un sembolü ve doğruluk tablosu aşağıda görülmektedir.



Şekil-1



Şekil-2

KONTROL		GİRİŞLER			ÇIKIŞ		AÇIKLAMA
$\overline{\text{Preset}}$	$\overline{\text{Clear}}$	J	K	$\overline{\text{CLK}}$	Q	\bar{Q}	
0	0	X	X	X	1	1	Kullanılmaz
1	0	X	X	X	0	1	
0	1	X	X	X	1	0	
1	1	0	1	\square	1	0	Önceki durumunu korur
1	1	0	1	\square	0	1	
1	1	1	0	\square	1	0	
1	1	1	1	\square	0	1	Öncekinin tersi
1	1	0	0	\square	0	1	Önceki durumunu korur

Şekil-3

DENEYİN YAPILIŐI:

1- Devreyi Őekil 1'deki gibi deney seti üzerinde kurduktan sonra Őekil 3'deki Preset, J-K ve Clk deęerlerini kullanarak Q ıkıŐını gzlemleyip tablodaki ilgili hanelere yazınız.

NOT: (X) Grlen yerler fark etmez (Don't care) deęerlerdir yani "1" veya "0" olabilir. Clk palsi her dizide en son verilmelidir.

2- J-K giriŐlerinin her ikisi de "0" iken Clk geldięi zaman FF eski durumunu koruyor mu aıklayınız.

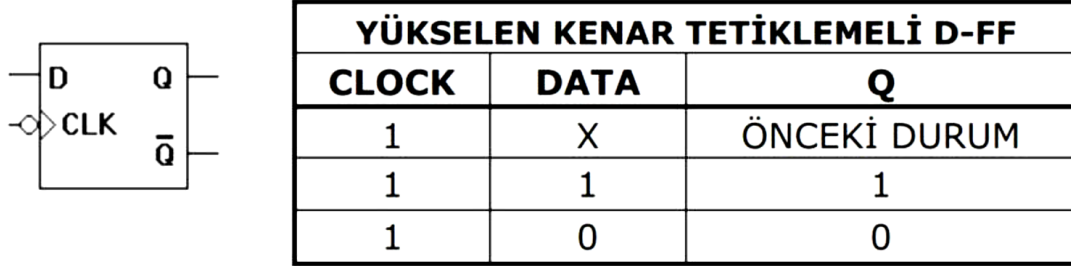
3- Clk giriŐi "1" den "0" a indirildięinde FF tetikleniyor mu aıklayınız.

4- Őekil 3'deki sonularla JK FF gereklik tablosu doęrulanmıŐ mıdır aıklayınız.

5- Clear ve preset kontrolleri hangi durumlarda etkili olmaktadır aıklayınız.

SAYISAL ELEKTRONİK DENEY-6

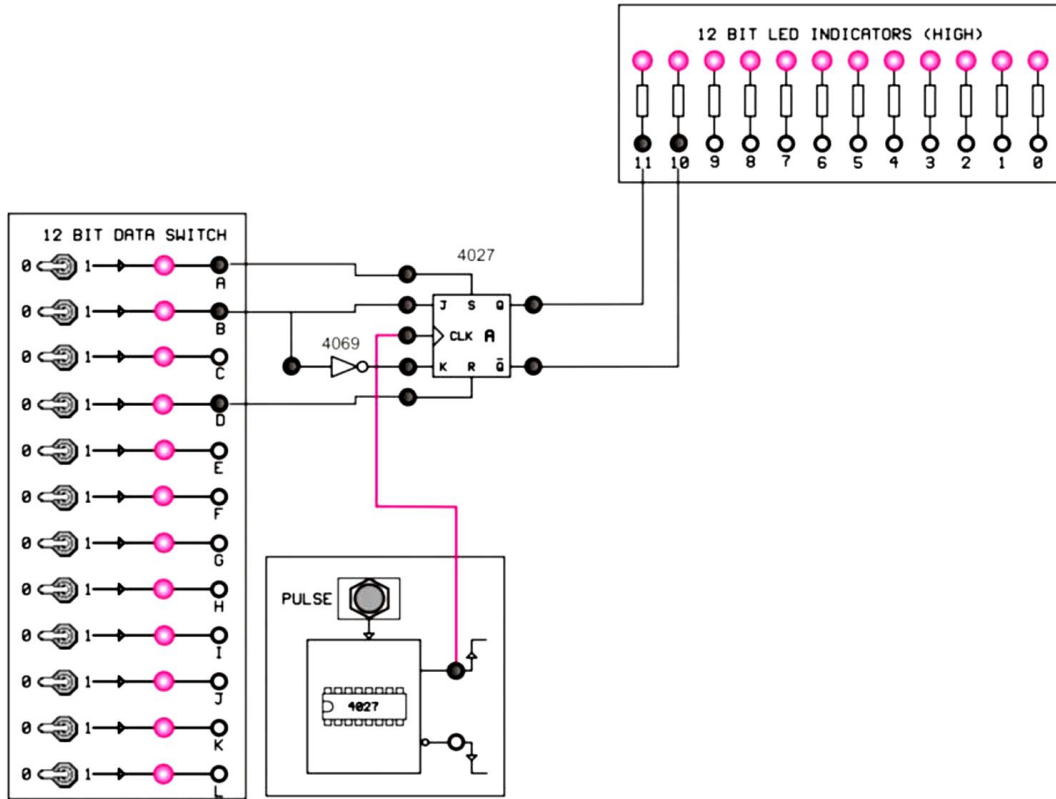
D-FF seviye ve kenar tetiklemesi ile çalışabilir. Seviye tetiklemeli D-FF ta Clock sinyali aktif durumda iken, veri hattında ne varsa çıkışına (Q) bunu aktarır. Kenar tetiklemeli D-FF sadece clk pulsü değişimi sırasında veri hattındaki mantık durumunu çıkışa (Q) aktarır. Her iki D-FF türünde de yasak durum veya belirsizlik durumu oluşmaz. D-FF' un sembolü ve doğruluk tablosu aşağıda görülmektedir. Deneyde J-K FF ve inverter ile elde edilecek olan D-FF yükselen kenar tetiklemelidir. Şekil 1’de D flip flop’un yapısı ve yükselen kenar tetiklemeli D-FF için doğruluk tablosu verilmiştir.



Şekil-1

DENEYİN YAPILIŞI:

1- Bu deneyde J-K Flip flop ve inverter kullanarak D-Flip Flop elde edilecektir. Bunun için Şekil 2’deki devreyi kurunuz.



Şekil-2

2- Aşağıdaki Tablo 1'deki SET, RESET, CLOCK ve D değerlerini deneyerek çıkışlar için tabloyu doldurunuz.

KONTROL		GİRİŞLER		ÇIKIŞLAR	
SET	RESET	CLOCK	DATA	Q	Q'
1	1	X	X	1	1
1	0	X	X		
0	1	X	X		
0	0	1	1		
0	0	1	0		

Tablo-1

3- Tablo 1'deki çıkışlara göre devremiz D-FF gibi çalıştı mı açıklayınız.